

Record Display Form

Page 1 of 1

First Hit
 Generate Collection Print

L7: Entry 185 of 196

File: JPAB

Aug 4, 1982

PUB-NO: JP357125590A

DOCUMENT-IDENTIFIER: JP 57125590 A

TITLE: STILL PICTURE TRANSMITTER

PUBN-DATE: August 4, 1982

INVENTOR-INFORMATION:

NAME	COUNTRY
MATSUDA, AKIO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	

APPL-NO: JP56011212

APPL-DATE: January 28, 1981

INT-CL (IPC): H04N 7/12

ABSTRACT:

PURPOSE: To transmit video information as faster as possible via a narrow band communication line in a still picture transmitter, by writing 4 camera inputs in a memory through shrinking the inputs into 1/4 screen and converting the result into a low speed video signal per each shrunk screen.

CONSTITUTION: In the transmission from a picture of an input in the order of inputs II, III and IV, a video signal switch device 1 selects the input at a control circuit 6, an address circuit 9 designates an upper right position 101 of transmitted screen and controls the still picture transmission. A horizontal, vertical counter circuit of television speed circulates, a digital data from an A.D conversion circuit 5 is fetched to a memory circuit 8 every other video element for horizontal and vertical elements and the data is compressed and stored into 1/4 screen. At transmission, the control circuit 6 gives write-in instruction to the memory 8 and the transmission control circuit is operated to transmits a code instructing the clearing and write-in of a reception section low speed address counter, 4 split instruction signal and position signal from a modulation circuit 13, and a video data is read out at a transmission low speed address counter and transmitted through analog conversion.

COPYRIGHT: (C)1982, JPO&Japio

f181

特開昭57-125590 (2)

同期信号の部分を伝送せずに送信側で同期信号を再生すれば約20%伝送時間を節約できるためである。以上の如く1枚の静止画像を電話回線を利用して1フィールド分アナログ式で全画面を伝送すると約4.2秒の伝送時間が必要となり、伝送画面の更新周期が長いといふ欠点があった。

本発明の目的は、入力画像信号を全画面の面積 $1/4$ に圧縮して記録して各画面ごとに静止画像伝送を行なって、伝送時間を全画面伝送の時の $1/4$ に短縮させ、画像情報をできるだけ速く受信者に送ることができる静止画像伝送装置を提供することである。ここで静止画像伝送装置の入力に4台のカメラを接続して静止画像伝送を行なえば全画面伝送時間で4箇所の静止画像が受信側で監視できることになる。又1台のカメラのみを接続すれば、全画面伝送時間で4枚の静止画像が受信側で監視できる利点がある。

本発明による静止画像伝送装置の送信部は通常の静止画像の構成に更に、4本の画像信号入力と4入力1出力の画像信号切替回路と、画像メモリ

- 3 -

に4分割して書き込み読み出しさせるアドレス回路と、アドレス回路と画像信号切替回路との制御を示し、さらに4分割画像の位置を示す制御信号を伝送信号に附加する制御回路とを具備している。他方、受信部は通常の構成に、伝送されて来た静止画像信号から制御信号を分離して4分割画像の位置を解読する制御回路と、この制御信号をもとに画像メモリに4分割して書き込み読み出すアドレス回路とを具備している。

本発明においては、まず送信部では画像信号をアナログ-デジタル変換してメモリに記憶する際にアドレス回路を水平、垂直カウント共に1つづきに動作させる。このときメモリに記憶する位置を各々画像入力ごとに画面上の左上、右上、左下、右下と指定する。画素を水平、垂直共に $1/2$ にして記憶させ面積を $1/4$ に圧縮する。画像の位置信号を先に送出してから、低速カウントをメモリ記憶時と同じよう動作させて、受信部に送出する受信部では位置信号によりメモリの位置を指定して低速カウントを送信部と同様に動作させ低速

- 4 -

静止画像データを記憶させる。一方テレビジョン速度のアドレスカウンタは通常の動作をさせておくと、画面に $1/4$ ずつの静止画像が再生できる。

次に本発明の実施例を示した図面を参照して本発明を詳細に説明する。

第1図は送信部の構成を示しており、端子a, b, c, dはカメラ入力I～IVで、1は4入力対し出力の画像信号切替器で、端子eはその出力端子、端子fは入力端子で通常はストラップして置く。2は帯域制限用の低域フィルター、3は同期信号分離回路、4は増幅及びクランプ回路、5はアナログデジタル変換回路(A/D)、6は制御回路、7はクロック発生回路である。8はメモリ回路で、アドレス回路9からアドレスバスとコントロールバスを供給されA/D5からのデータを記憶する。10はテレビジョン速度のデジタル-アナログ変換回路、11は低速のデジタル-アナログ変換回路で、低速度のアナログ静止画像信号を変調器13に供給する。14は変調器の線路出力端子である。又12は画像増幅器で9のア

レス回路から同期信号を附加して送信する静止画像信号をモニタ出力端子gへ出力する。次に動作について説明する。入力Iの画像から入力II, III, IVの順序で送信しようすると、まず画像信号切替器1は制御回路6によりaの入力Iを選択し、アドレス回路9は第3図(A)に示す送信画面の右上の位置101が指定されている。この状態で静止画像送信の制御を行なうと、位置101でテレビジョン速度の水平、垂直カウント回路が1周してメモリ回路8にアナログ-デジタル変換回路5からのデジタルデータを水平、垂直共に1画素おきに取り込んで $1/4$ 画面に圧縮して記憶する。次にテレビジョン速度のアドレス回路は通常の全画面を走査するカウント回路に戻りgの出力は $1/4$ に圧縮された静止画像を出力する。又低速度のアドレスカウンタは第3図(A)の位置101を走査するout putsるよう設定される。次に送信時の動作を説明する。制御回路6ではメモリへ書き込み指示を出すと同時に送信制回路が動作して4分割指示信号と位置信号、受信部低速アドレスカウンタのクリア

- 5 -

特開昭57-125590 (3)

書き込み指示をするヘッドコード(第4図)を変調回路13でFSK変調して送出する。又同様に送信部の低速度アドレスカウンタをクリアして0番地からカウンタを開始させ第3図(A)の位置101の低速度静止画像データを読み出しデジタルアナログ変換回路11でアナログ信号に変換して、次に変調回路13でFM変調して線路出力端子iから送信する。ここで本実施例ではアナログ伝送式について説明したが、データモデム等を利用するデジタル伝送式の静止画像伝送装置受信部でも同様な効果が得られる。その場合はアナログーデジタル変換回路11を並列一直列変換回路に書き換え変調器13をデータモデムに書き換える。

第2図は受信部を示しており、1は線路入力、20は復調回路、21は制御回路、22は低速アナログーデジタル変換回路、23はアドレス回路、24はアナログ発生回路、25はメモリ回路、26はテレビジョンデジタルアナログ変換回路、27は画像増幅回路、jは受信静止画像出力端子である。次に動作について説明する。線路入力端子i

- 7 -

の位置を例えれば00であれば第3図(A)の位置101に対応するように低速アドレスカウンタの走査順序を設定する。TVアドレスカウンタは通常の全画面の走査に設定されている。次にヘッドコードを検知する低速カウンタを0番地にクリアしてメモリへの書き込みを指示する。次に復調された低速度アナログ信号はアナログーデジタル変換回路22でデジタルデータに変換されメモリに書き込まれる。一方TVアドレスカウンタは全画面の走査に設定されて動作しているから、データはTV速度に変換されてデジタルーアナログ回路26でTVアナログ静止画像信号に変換され、画像増幅回路27で、アドレス回路23からの同期信号を附加して出力端子jから受信静止画像として出力する。第3図に示す位置101の位置に画像の受信を完了したら、次に位置102の4分割制御信号、位置信号、ヘッドコードを検知して次の画像の受信を行。すなわち101(1/4)→102(2/4)→103(3/4)→104(4/4)の順序で静止画像を受信するものである。

- 9 -

からの変調信号は復調回路20で復調され、先頭に送信されて来る制御信号は制御回路21へ送られる。

第4図は前述の制御信号の伝送フォーマットの1例を示しており、1~4番目のビットは入力の選択、5, 6番目のビットは一画面传送か4分割画面传送かを示し、6番目のビットが負となっていると4分割传送モードとなる。次に7, 8番目のビットは4分割の位置を指示しており、第3図(A)で対応させると位置101は“00”，位置102は“01”，位置103は“10”，位置104は“11”となる。更に9~12ビットはあきビット、14から18の6ビットは低速カウンタのクリアとメモリへの書き込み指示をするヘッドコードである。制御回路では以上の信号を解読して4分割画像を受信の制御を行なう。以下それを説明する。まず6番目のビットが負性になると、アドレス回路23より第3図(B)に示す垂直ブランギングk、水平ブランギングlを発生させて4分割画像の境界をはっきりさせる。次に4分割画像

- 8 -

第3図(A)に示すnは送信部において1/4画像のどの位置を传送しているかを示すカーソル線であり、第1図のアドレス回路9から出力され、増幅器12が加えられる。nは受信部にて受信中の走査線を示している。

本実施例ではアナログ伝送式について説明したが、データモデム等を利用するデジタル伝送式の静止画像伝送装置受信部でも同様の効果が得られる。その場合は、第2図にて復調回路20をデータモデムに書き換えアナログーデジタル変換回路22を直列一並列変換回路に書き換える。

本発明は以上説明したように送信部ではTV画像信号の画素を1/2にして面積を1/4に圧縮してメモリに記憶させ低速度画像信号に変換して各縮少画面ごとに送信する。受信部では1/4に圧縮された画像信号をメモリに送信部と対応する位置で記憶させて、TV速度の静止画像信号に再生する動作をさせることにより全画面送信時に比較して伝送時間を1/4に短縮させる効果がある。尚TV画像信号の画素を1/2にすることは水平

- 10 -

垂直解像度共に $1/2$ になることであるが、静止画像伝送装置の主たる用途である監視用に関しては充分に実用になることが確認されている。一例を上げると解像度水平 400 本、垂直 240 本とすると全面面の伝送時間は電話回線を使用すると約 210 秒であるが、4 分割伝送であれば 1 画像当たりの伝送時間は約 1.05 秒となる。従って受信側では 1.05 秒前の状況を監視できることになり実時間に近づくことになる。この場合の解像度は水平 200 本、垂直 120 本となるが、画面が $1/4$ に圧縮されているので特に見づらいことはない。もし詳細に監視したい場合は、全面面伝送に切替えて伝送することもできる。

4. 図面の簡単な説明

第 1 図は本発明の一実施例のうち送信部のブロック図、第 2 図は受信部のブロック図、第 3 図(A)は送信側画面、第 3 図(B)は受信側画面を示す図、第 4 図は制御信号のフォーマットの一例を示す図。図において、a ~ d …… 入力端子、e …… シ

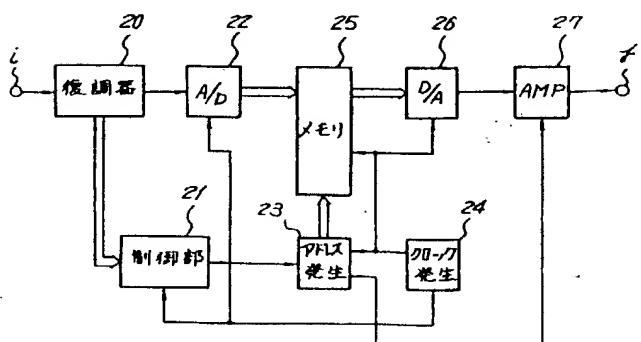
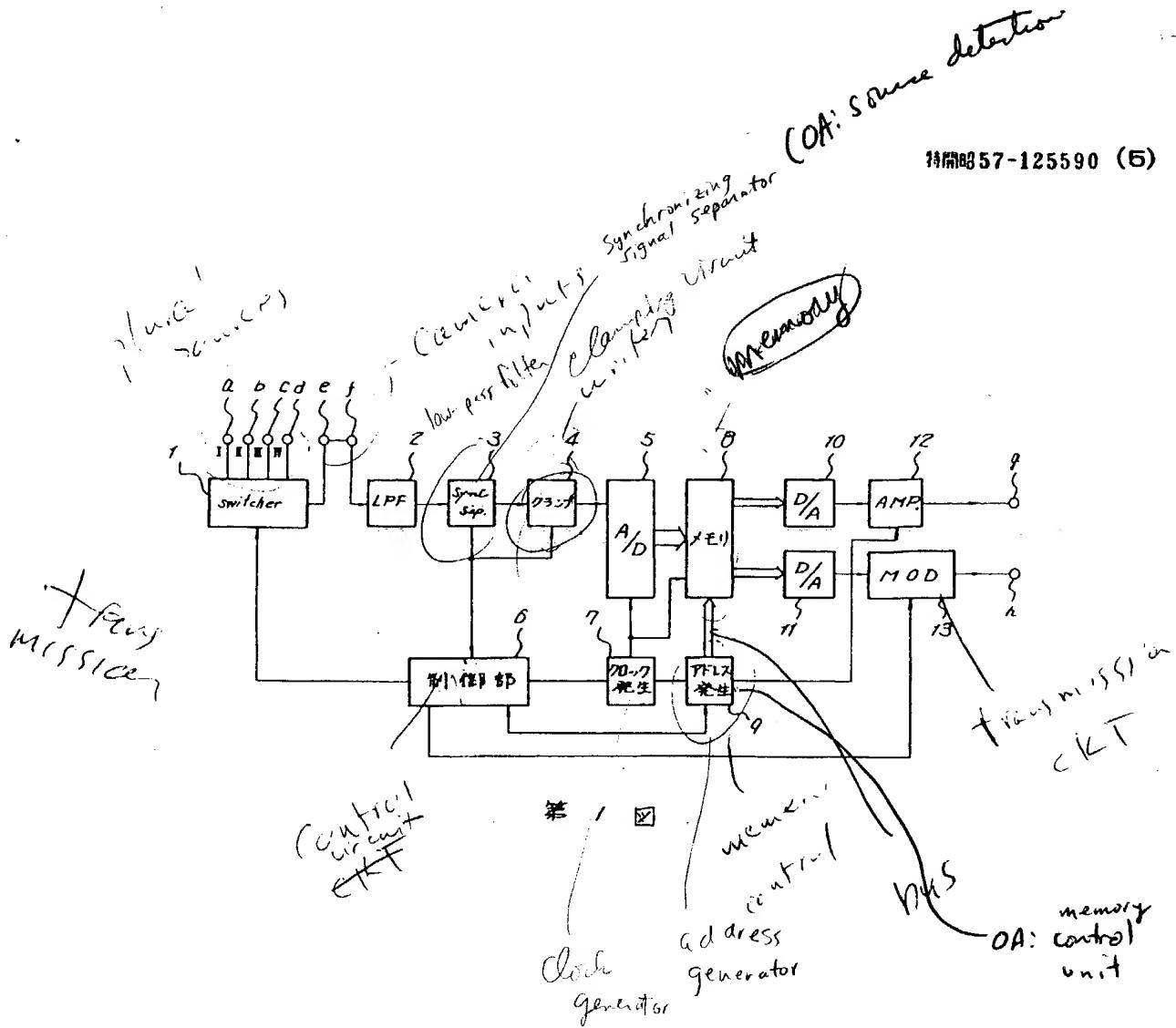
-11-

水平ブランкиング、n …… 受信中の走査線。

代理人弁理士 内原晋

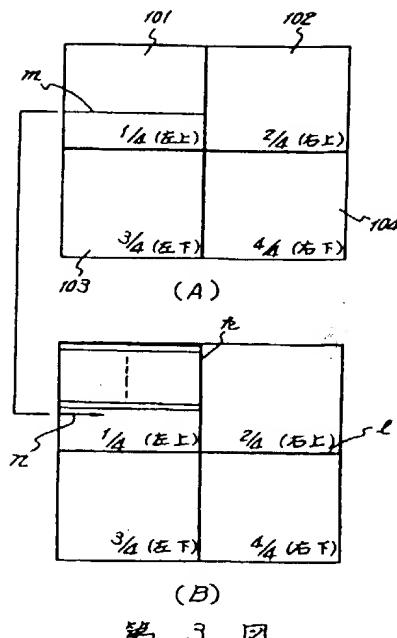
ッチ出力端子、f …… シッチ入力端子、g …… 静止画像モニタ端子、h …… 線路出力端子、1 …… 画像信号切替回路、2 …… 帯域制御低速フィルタ、3 …… 同期信号分離回路、4 …… 増幅及びクリップ回路、5 …… テレビジョンアナログ-デジタル変換回路、6 …… 送信部制御回路、7 …… クロックパルス発生回路、8 …… メモリ回路、9 …… アドレス回路、10 …… テレビジョンデジタル-アナログ変換回路、11 …… 低速度デジタル-アナログ変換回路、12 …… 増幅回路、13 …… 変調回路、i …… 線路入力端子、j …… 静止画像信号出力端子、20 …… 復調回路、21 …… 受信部制御回路、22 …… 低速度アナログ-デジタル変換回路、23 …… アドレス回路、24 …… クロック発生回路、101 …… 1/4 番目の左上の画面、102 …… 2/4 番目の右上の画面、103 …… 3/4 番目の左下の画面、104 …… 4/4 番目の右下の画面、m …… 送信中の画面を示すカーソル線、k …… 4 分割の境界を示す中央の垂直ブランкиング、l …… 4 分割の境界を示す中央の

-12-

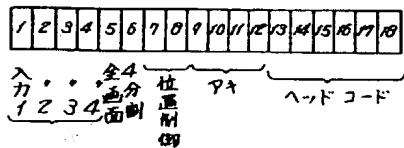


第 2 図

特開昭57-125590 (6)



第 3 図



第 4 図